

## Instrumentación Nano-Satelites - Task #768

Task # 757 (Closed): Diseño de prototipo de transmisión 3.0

### Revisión de Tarjeta - Circuito 1 - Generación de señales y control

10/05/2016 05:47 AM - Jose Chavez

<b>Status:</b>	Closed	<b>Start date:</b>	10/05/2016
<b>Priority:</b>	Normal	<b>Due date:</b>	10/12/2016
<b>Assignee:</b>	Jose Chavez	<b>% Done:</b>	100%
<b>Category:</b>		<b>Estimated time:</b>	8.00 hours
<b>Target version:</b>	Prototipo transmisión 3.0 (ahora 2.1)	<b>Spent time:</b>	0.00 hour

#### Description

## Circuito 1: *Payload* - Generación de señales y control

### Herramienta de Diseño de Software

Eagle 5.11

### Funcionalidad

La tarjeta forma parte del prototipo de transmisor 2.0, el cual consta de **dos tarjetas** comunicadas entre sí mediante un bus *stackable*, basado en el estándar PC/104, utilizado ampliamente en *cubesats*. Se consideró además la compatibilidad de las tarjetas con la [Motherboard](#) que se adquirirá.

La tarjeta consta de 4 capas distribuidas en la forma Signal, GND, VDD, Signal y ha sido diseñada para que la implementación sea realizada por **SpeedyCircuits** (Taiwán)

La tarjeta se ha dividido en dos etapas: Control y generación de señal.

### Control

El circuito también contiene la etapa control del *payload* utilizando el microcontrolador *ATmega128*. Dicha etapa se encarga de las siguientes tareas.

- Comunicación con el *aircraft* mediante protocolo serial y/o I2C
- Control de PLLs: Llenado de registros, lectura de estados, *enable/disable*
- Control de VCO: ON/OFF mediante switch analógico ADG701
- Control de VGA: Llenado de registros (a la segunda tarjeta)
- Codificación: Generación de secuencias y data a transmitir (a la segunda tarjeta)

### Generación

Esta etapa genera 150MHz y 400MHz a partir de *PLLs* y un circuito que genera una frecuencia común de 10MHz.

A su vez, la etapa de generación posee cuatro sub-etapas indistinguibles, duplicándose a las dos frecuencias de transmisión:

- Señal de sincronismo: Circuito que genera 3 señales de 10MHz y las distribuye a los PLLs y al Microcontrolador
- PLL: Genera la señal que controla el VCO
- Loop filter: Circuito RC que filtra la señal de control del VCO generada por el PLL.
- VCO: Genera la frecuencia requerida
- Switch: Control de ON/OFF de los VCO
- Filtro: A la salida del VCO se encuentra un filtro pasabajos para la eliminación de armónicos.

### Consideraciones adicionales:

- La tarjeta transmite las señales de RF mediante conectores especiales *board to board*. Para mayor información revisar la web de [amphenol](#) y la web de [digkey](#). El *bullet* utilizado es [ARF2472-ND](#), calculado para *spacers* de 15mm.
- Para conocer el componente que se está utilizando revisar el atributo **DIGIKEY-PART** del mismo.
- Las capacidades del fabricante son las siguientes
  - Ancho mínimo: 1.5 mils
  - Grosor mínimo del dieléctrico: 2 mils

- Tamaño mínimo del drill: 3mils mecánico, 2mils láser
- Es preciso mencionar que las pistas de señales se encuentran *matcheadas* a 50 Ohm, bajo la configuración mostrada en la siguiente imagen.

Captura.PNG

## Entradas

Entradas CMOS estándar propias de microcontrolador para la programación del mismo.  
Las entradas a los demás componentes son manipuladas el microcontrolador directamente.

## Salidas - RF

	Señal 1	Señal 2
Frecuencia	150MHz	400MHz
Potencia (50 Ohm)	-3dBm a 7dBm	-2dBm a 2dBm
Impedancia	50	50
Nivel DC	0v	0v

## Diagrama de bloques

bloques.PNG

Los 3.3V son generados a partir de un TPS767  
Se agregó un sensor de corriente a través de una resistencia de 100m.  
Los VCO son ahora switcheados con un MOSFET

## Archivo esquemático y board MIC94030

Esquemático: [http://jro-dev.igp.gob.pe/svn/jro\\_hard/nanosats/TRUNK/HARDWARE/boards/Integrado/Eagle%205.0/integrado.sch](http://jro-dev.igp.gob.pe/svn/jro_hard/nanosats/TRUNK/HARDWARE/boards/Integrado/Eagle%205.0/integrado.sch)  
Board: [http://jro-dev.igp.gob.pe/svn/jro\\_hard/nanosats/TRUNK/HARDWARE/boards/Integrado/Eagle%205.0/integrado.brd](http://jro-dev.igp.gob.pe/svn/jro_hard/nanosats/TRUNK/HARDWARE/boards/Integrado/Eagle%205.0/integrado.brd)

## History

#1 - 10/18/2016 05:03 AM - Joaquín Verástegui

## PCB

Observación	Señal o componente asociado	Resultado
URGENTE: Pin 27 de HMC681-150 no está conectado a ninguna señal. Favor de revisar todos los pines similares que hay en el circuito.	HMC681-150, VGA_D_150	CORREGIDO

## BOARD

Observación	Señal o componente asociado	Resultado
En la capa Bottom la señal se encuentra muy cerca a una vía de GND. Según lo que veo la vía se puede mover.	EN_AMP_15, GND	CORREGIDO
En la capa Bottom, cerca a L8 hay una vía que rompe la malla de tierra, si la vía se mueve esto no ocurrirá.	L8, 5V	CORREGIDO
Hay una pista dibujada saliendo del conector pero que no va a ningún lado en la capa Bottom. Es esto a propósito?	X5, N\$3	CORREGIDO
Resistencias de pull-down deberían estar ubicadas entre el origen de la señal y el destino, no a un costado.	R10, R11, R12	CORREGIDO
El integrado U\$12 tiene dos pines conectados	U\$12, RAW_5V	Esto es intencional, pues un pin es de sentido

Observación	Señal o componente asociado	Resultado
a RAW_5V, sería mejor unir estos pines en un solo poligono.		y el otro de alimentación
Ordenar nombres y valores para que sean visibles a la hora de fabricar la tarjeta.	Todo	CORREGIDO

No olvidar correr el DRC al final de todo.

**#2 - 10/19/2016 06:11 PM - Joaquín Verástegui**

- Assignee changed from Joaquín Verástegui to Jose Chavez

**#3 - 02/18/2019 07:23 PM - Alessandro Morales**

- Status changed from New to Closed

- % Done changed from 0 to 100

Los últimos alcances del transmisor JETT 3.0 se plasmaron en el informe del Ing. Fernando Villanueva  
[https://drive.google.com/open?id=19eqEW8\\_ctNx1s3UQVejBWZeeyF7QIM23](https://drive.google.com/open?id=19eqEW8_ctNx1s3UQVejBWZeeyF7QIM23)