

Informe Técnico JETT 3.0

Fecha: 05/07/2018

Autor: Ing. Alessandro Morales

Descripción: El JETT (Jicamarca Electronic Transmitter for TEC) es un transmisor que funciona en las frecuencias de 150 y 400 MHz y se utilizará como instrumento en un nanosatélite para la medición del contenido total de electrones (TEC) en la ionósfera¹.

El presente informe detalla el estado actual del transmisor desarrollado (v3.0) y tiene como finalidad describir las fallas existentes, analizar las posibles mejoras del diseño y futuras consideraciones. Esto debido a que en el último informe se reportaron 2 problemas relevantes: temperatura inadecuada en la tarjeta y potencia de salida insuficiente.

1) ESTADO ACTUAL

El prototipo JETT 3.0 posee las características técnicas mostradas en la Tabla 1.

Parámetro	Valor
Frecuencias disponibles	150 y 400 MHz
Voltaje de operación	5.0 V
Corriente de operación	1.221 A (en transmisión) 0.069 A (en generación de señal)
Potencia de salida (RF)	15 dBm ó 30 mW (400 MHz) 1.7 dBm ó 1.4 mW (150 MHz)
Dimensiones	94 mm x 87 mm x 0.5 mm

Tabla 1. Características técnicas del prototipo JETT 3.0

2) ETAPAS

El transmisor JETT posee una etapa de *Señal de sincronismo* que produce una señal de 10MHz, la cual sirve para sincronizar las señales generadas por los PLL's en la etapa *Generación de Señal*. Luego, esta señal es codificada y modulada (BPSK) en la etapa *Codificación*. Finalmente, la señal es amplificada buscando obtener 30 dBm de potencia de salida RF (1W) para su transmisión usando antenas. En la Figura 1, se puede observar un diagrama de bloques de las etapas del transmisor.



Figura 1.-Diagrama de bloques de transmisor JETT 3.0

1 Informe Técnico No. III Desarrollo de Instrumentación para Nanosatélites y Mediciones Ionosféricas

3) PRUEBAS

Con la finalidad de detectar posibles fallas en las tarjetas del transmisor (tarjeta de generación y tarjeta de potencia) se realizaron lecturas a las salidas de cada una de las etapas.

3.1) Alimentación

El transmisor se alimenta con un voltaje de 5 V, además cuenta con un regulador de voltaje a 3.3 V para ciertos componentes (Figura 2).

Integrado : TPS767

Descripción : Family TPS767xxQ Fast-Transient-Response 1-A Low-Dropout Linear Regulators

Link : <http://www.ti.com/lit/ds/symlink/tps767.pdf>

Voltaje de alimentación : 5.0 V

Voltaje de salida : 3.3 V

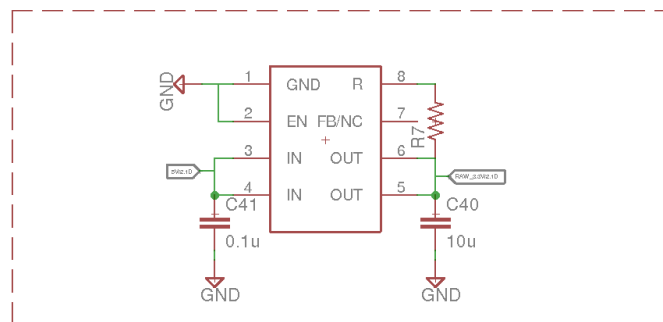


Figura 2. Regulador de voltaje de 5 V a 3.3 V

3.2) Capacitores de desacople

Se utilizan capacitores en paralelo para suprimir el ruido generado en la fuente de 3.3 V (Figura 3). Dichos capacitores también actúan como una pequeña fuente de alimentación para los circuitos integrados, en caso exista caída de tensión repentina²³⁴.

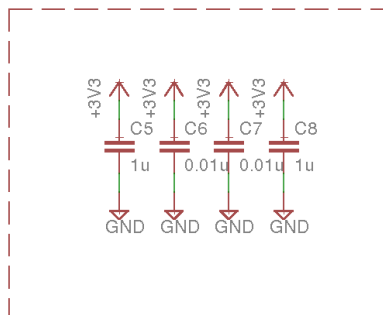


Figura 3. Capacitores de desacople para la fuente de 3.3V

2 <https://learn.sparkfun.com/tutorials/capacitors/application-examples>

3 http://electronica.ugr.es/~amroldan/pcb/2007/modulos/temas/PCB_2008_7Solutions.pdf

4 <http://www.analog.com/media/en/training-seminars/tutorials/MT-101.pdf>

3.3) Sensor de corriente

El siguiente integrado sirve para medir la corriente que consume el transmisor (Figura 4). La resistencia de $50\text{ m}\Omega$ que va hacia la entrada VS- se conoce como *resistencia de sentido* o R_{sense} .

Integrado : LT6100

Descripción : Precision, Gain Selectable High Side Current Sense Amplifier

Link : <http://www.analog.com/media/en/technical-documentation/data-sheets/6100fd.pdf>

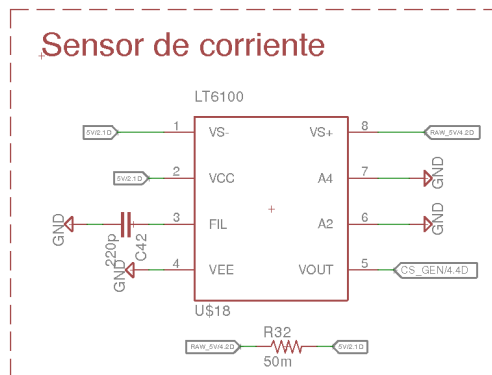


Figura 4. Sensor de corriente

3.4) Señal de sincronismo

El dispositivo encargado de generar la señal de sincronismo de 10MHz es un TCXO (Figura 5).

Integrado : ASTX-H12-10.00MHZ

Descripción : HCMOS OUTPUT SMD TCXO (Temperature Compensated Crystal Oscillator)

Link : <https://abracon.com/Oscillators/ASTX-H12.pdf>

Voltaje de alimentación : 3.283 V
Señal de salida (OUT) : Onda cuadrada (10MHz)
Voltaje de salida : 3.20 V
Corriente de operación : 4 mA

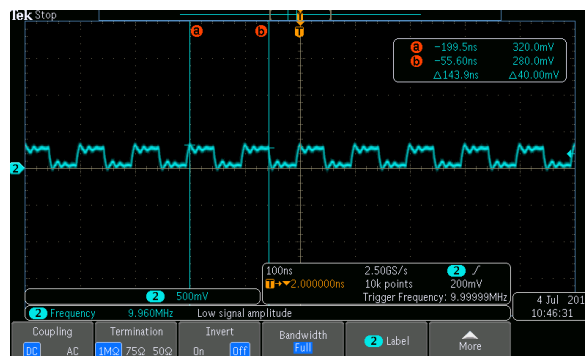
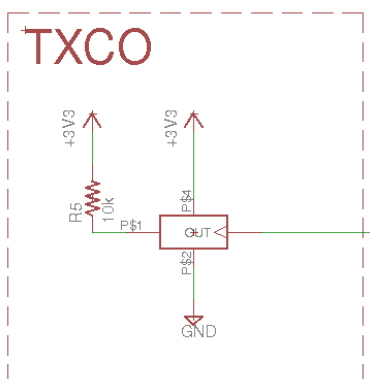


Figura 5. TCXO (izq.) y su señal de salida (der.)

3.5) Distribución de reloj

Sirve para distribuir la señal hacia los generadores de 150 MHz y 400 Mhz, así como para el microcontrolador (Figura 6).

Integrado : CDCLVC1104

Descripción : CDCLVC11xx 3.3-V and 2.5-V LVCMOS High-Performance Clock Buffer Family

Link : <http://www.ti.com/lit/ds/symlink/cdclvc1103.pdf>

Voltaje de alimentación : 3.283 V
Señal de salida Y0 , Y1, Y2 : Onda cuadrada (10MHz)
Voltaje de salida Y0 (SYNC_UC) : 4.24 V
Voltaje de salida Y1 (SYNC_400) : 2.28 V
Voltaje de salida Y2 (SYNC_150) : 3.08 V

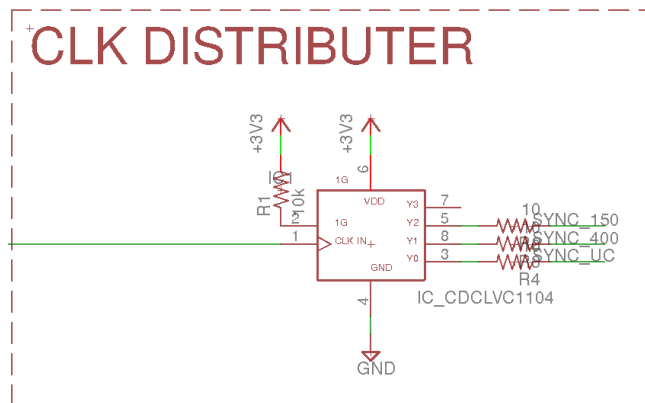


Figura 6. Distribución de reloj de 150 y 400 MHz

3.6) VCO (150 MHz)

Genera la señal de 150 MHz (Figura 7).

Integrado : CVCO33CL-0125-0200

Descripción : Voltage Controlled Oscillator

Link : <https://www.mouser.mx/datasheet/2/94/CVCO33CL-0125-0200-46807.pdf>

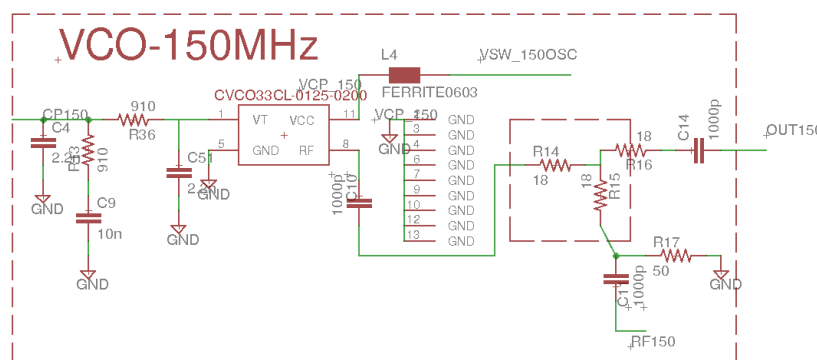


Figura 7. Oscilador controlado por voltaje de 150 MHz

A la salida del VCO (Figura 8).

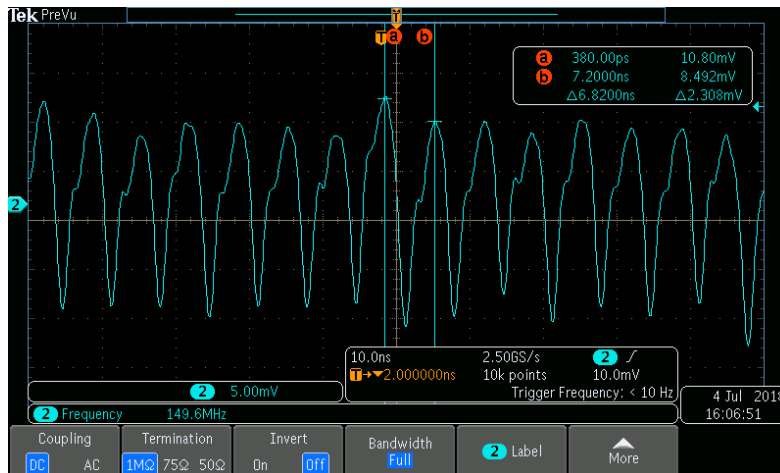


Figura 8. Señal de salida del VCO de 150 MHz

3.7) Sintetizador de frecuencia (150 MHz)

Se utiliza un sintetizador para estabilizar la frecuencia de la señal de 150 MHz generada por el VCO (Figura 9).

Integrado : ADF4116

Descripción : RF PLL Frequency Synthesizers

Link : http://www.analog.com/media/en/technical-documentation/data-sheets/ADF4116_4117_4118.pdf

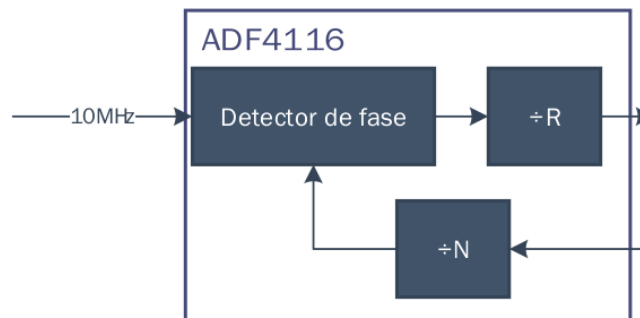


Figura 9. Diagrama de bloques de un sintetizador de frecuencia

Se requiere de 3 registros para configurar el PLL (R, N, LATCH).

Según el datasheet, los valores seleccionados deben cumplir las siguientes condiciones.

$$f_{VCO} = [(P \times B) + A] \times f_{REFIN} / R$$

$$(N = PB + A)$$

$$P / (P+1) = 8/9$$

Donde.

$$\begin{aligned}f_{VCO} &= 150 \text{ MHz} \\f_{REFIN} &= 10 \text{ MHz} \\P &= 8\end{aligned}$$

De las ecuaciones, se puede determinar lo siguiente.

$$\begin{aligned}f_{VCO}/f_{REFIN} &= N/R = 150/10 = 15 \\N/R &= 15 \\N &= 8 (B) + A\end{aligned}$$

Se cumple para los siguientes valores.

$$\begin{aligned}R &= 10 \\A &= 6 \\B &= 18\end{aligned}$$

Convirtiendo a binario y completando las banderas restantes, quedan los siguientes registros.

$$R = 101000 = \mathbf{0x28}$$

$$N = 100000000100100011001 = \mathbf{0x100919}$$

$$\text{LATCH} = 10010010 = \mathbf{0x92}$$

En el ATMEGA se configura de la siguiente manera.

```
config_signal_150(0x28,0x100919,0x92);
```

En el siguiente diagrama se puede observar los pines de conexión del sintetizador de frecuencia de la señal de 150 MHz (Figura 10).

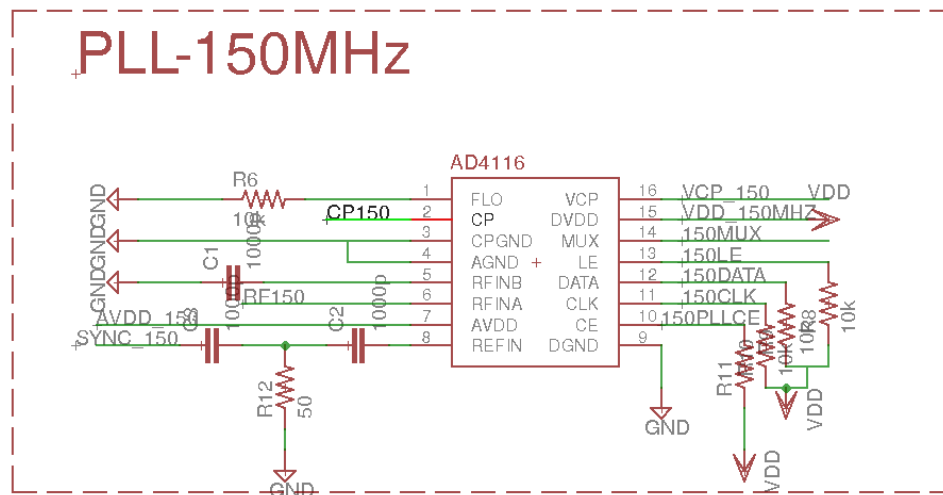


Figura 10. Sintetizador de frecuencia de la señal de 150 MHz

A continuación, se muestra la salida Charge Pump del ADF4116 para la señal de 150 MHz (Figura 11).

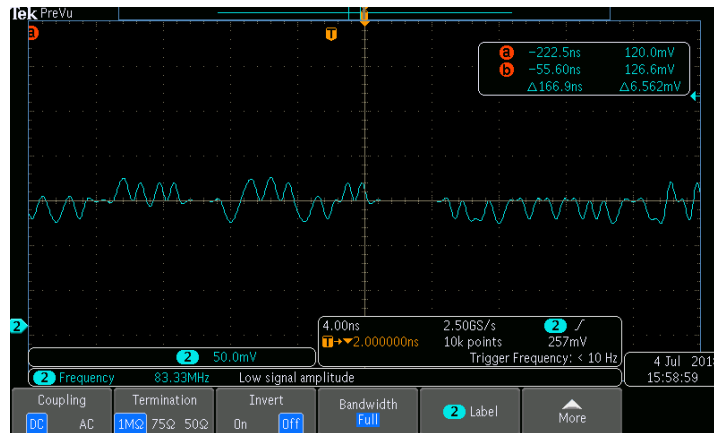


Figura 11. Señal CP del ADF4116 para la señal de 150 MHz

3.8) Filtros (150 MHz)

Integrado : LFCN-105+

Descripción : Low Pass Filter

Link : <https://www.minicircuits.com/pdfs/LFCN-105.pdf>

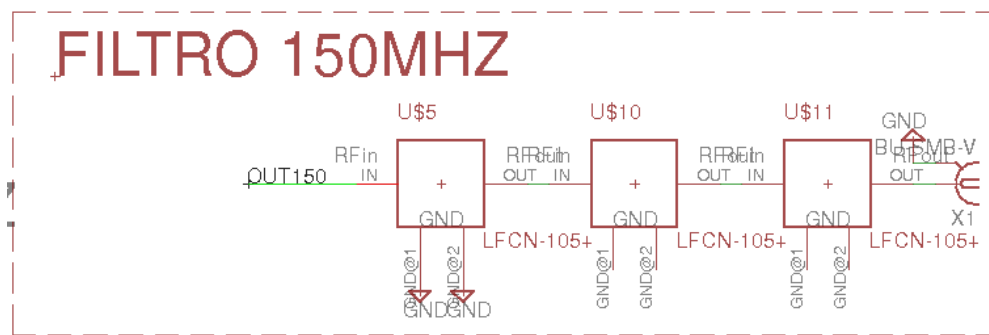


Figura 12. Filtros para la señal de 150 MHz

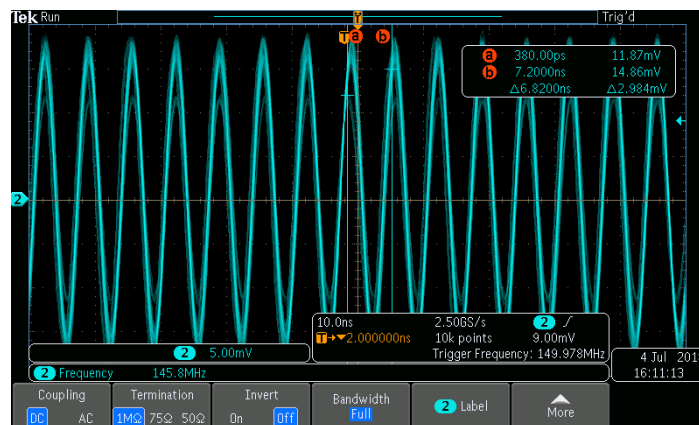


Figura 13. Señal de 150 MHz luego de los filtros

3.9) VCO (400 MHz)

Genera la señal de 400 MHz (Figura 14).

Integrado : CVCO33CL-0390-0410

Descripción : Voltage Controlled Oscillator

Link : <http://www.crystek.com/microwave/spec-sheets/vco/CVCO33CL-0390-0410.pdf>

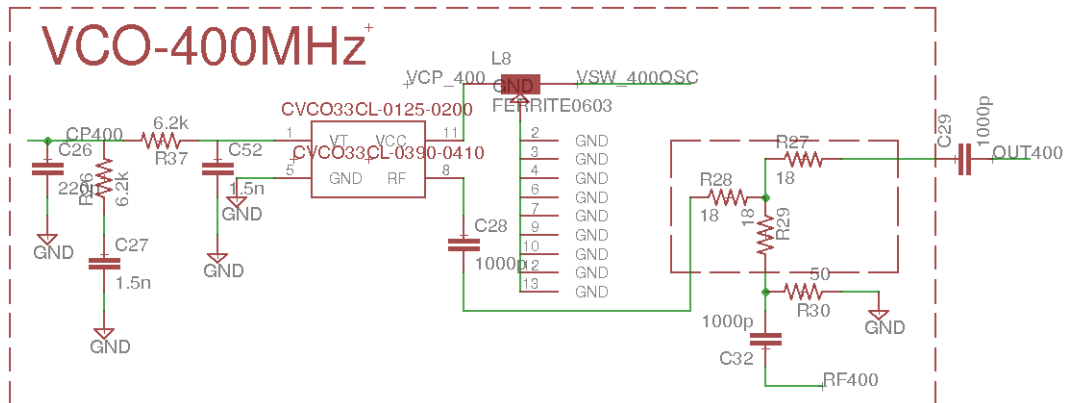


Figura 14. Oscilador controlado por voltaje de 400 MHz

A la salida del VCO de (Figura 15).

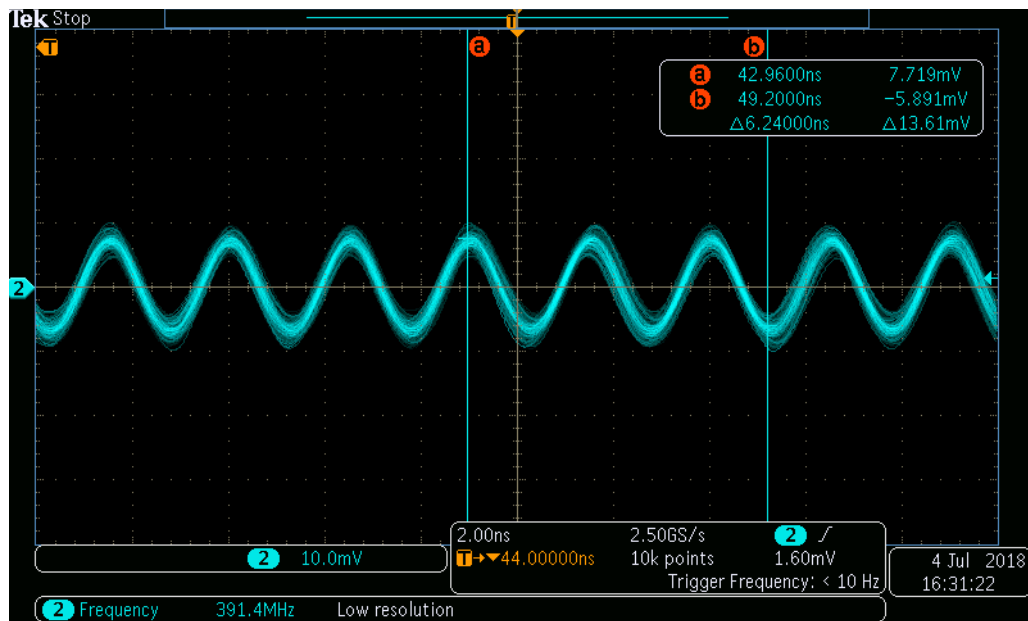


Figura 15. Señal de salida del VCO de 400 MHz

3.7) Sintetizador de frecuencia (400 MHz)

Se utiliza un sintetizador para estabilizar la frecuencia de la señal de 400 MHz generada por el VCO.

Integrado : ADF4116

Descripción : RF PLL Frequency Synthesizers

Link : http://www.analog.com/media/en/technical-documentation/data-sheets/ADF4116_4117_4118.pdf

Se requiere de 3 registros para configurar el sintetizador de frecuencia (R, N, LATCH).

Según el datasheet, los valores seleccionados deben cumplir las siguientes condiciones.

$$f_{VCO} = [(P \times B) + A] \times f_{REFIN} / R$$

$$(N = PB + A)$$

$$P / (P+1) = 8/9$$

Donde.

$$F_{VCO} = 400 \text{ MHz}$$

$$f_{REFIN} = 10 \text{ MHz}$$

$$P = 8$$

De las ecuaciones, se puede determinar lo siguiente.

$$f_{VCO}/f_{REFIN} = N/R = 400/10 = 40$$

$$N/R = 40$$

$$N = 8 (B) + A$$

Se cumple para los siguientes valores.

$$R = 5$$

$$A = 0$$

$$B = 25$$

Convirtiendo a binario y completando las banderas restantes, quedan los siguientes registros.

$$R = 10100 = \mathbf{0x14}$$

$$N = 100000000110010000001 = \mathbf{0x100C81}$$

$$\text{LATCH} = 10010010 = \mathbf{0x92}$$

En el ATMEGA se configura de la siguiente manera.

```
config_signal_400(0x14,0x100C81,0x92);
```

En el siguiente diagrama se puede observar los pines de conexión del sintetizador de frecuencia de la señal de 400 MHz (Figura 16).

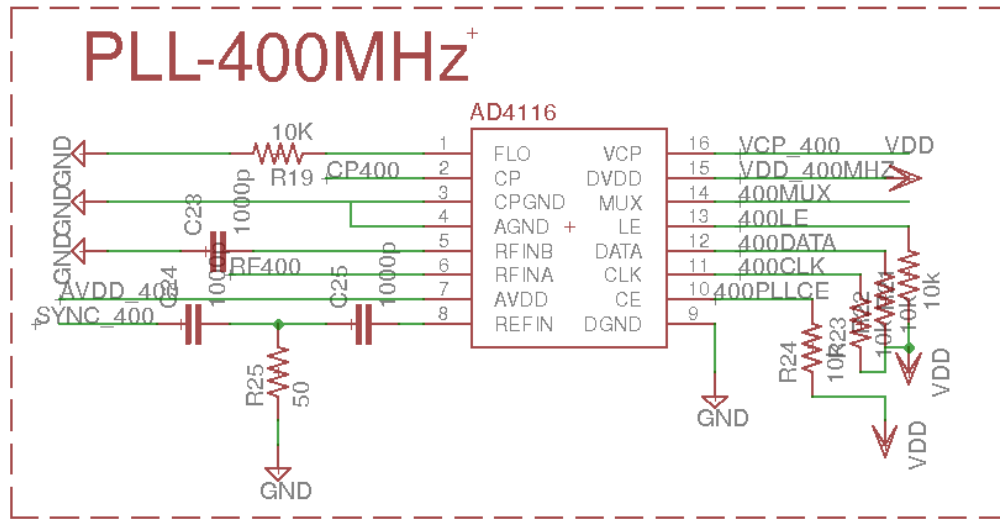


Figura 16. Sintetizador de frecuencia de la señal de 400 MHz

A continuación, se muestra la salida Charge Pump del ADF4116 para la señal de 400 MHz (Figura 17).

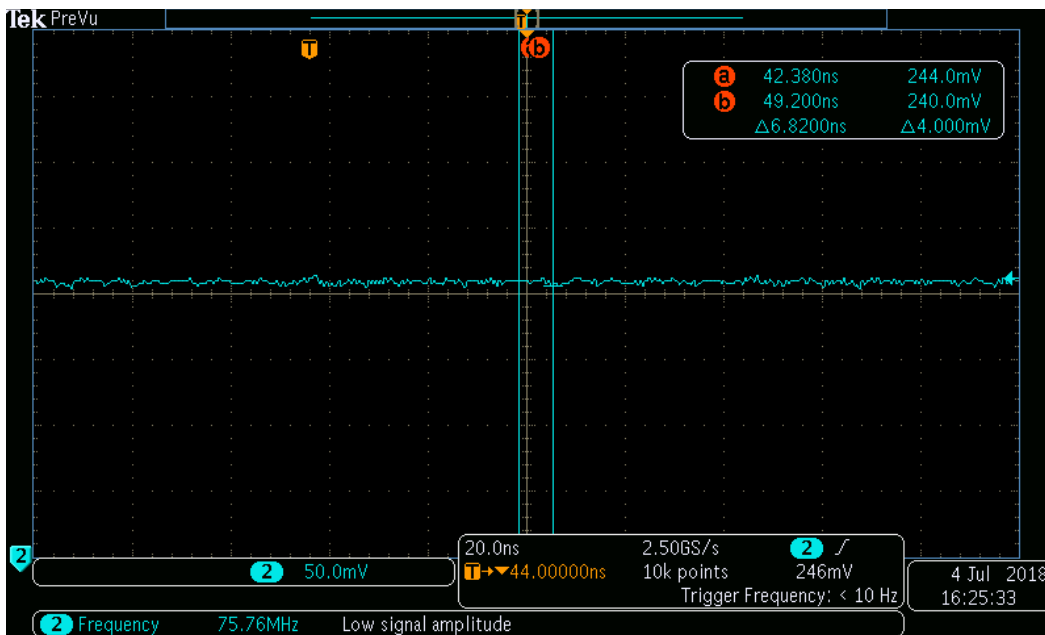


Figura 17. Señal CP del ADF4116 para la señal de 400 MHz

3.8) Filtros (400 MHz)

Integrado : LFCN-400

Descripción : Low Pass Filter

Link : <https://www.minicircuits.com/pdfs/LFCN-400.pdf>

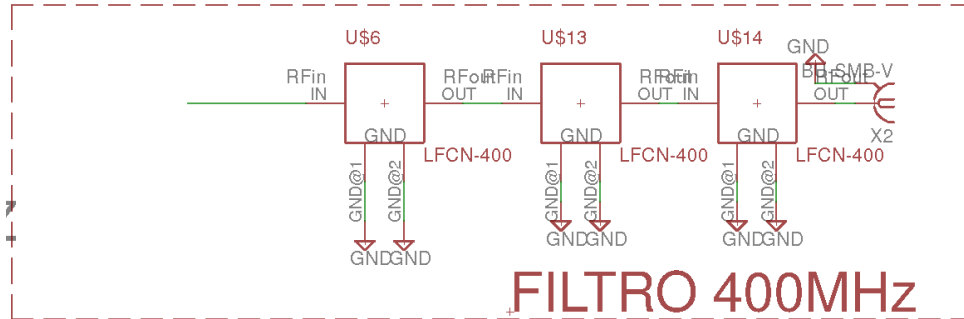


Figura 18. Filtros para la señal de 400 MHz

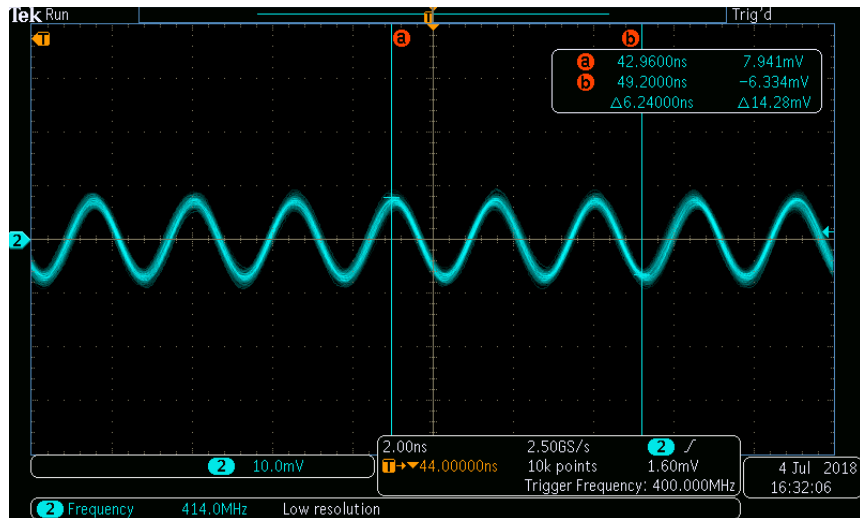


Figura 19. Señal de 400 MHz luego de los filtros

3.9) Etapa de potencia (150 MHz)

Se midió el nivel de potencia a la salida de la etapa de amplificación de la señal de 150 MHz utilizando una atenuación de 23 dB. Se obtuvo la siguiente medición del analizador de espectro (Figura 20).

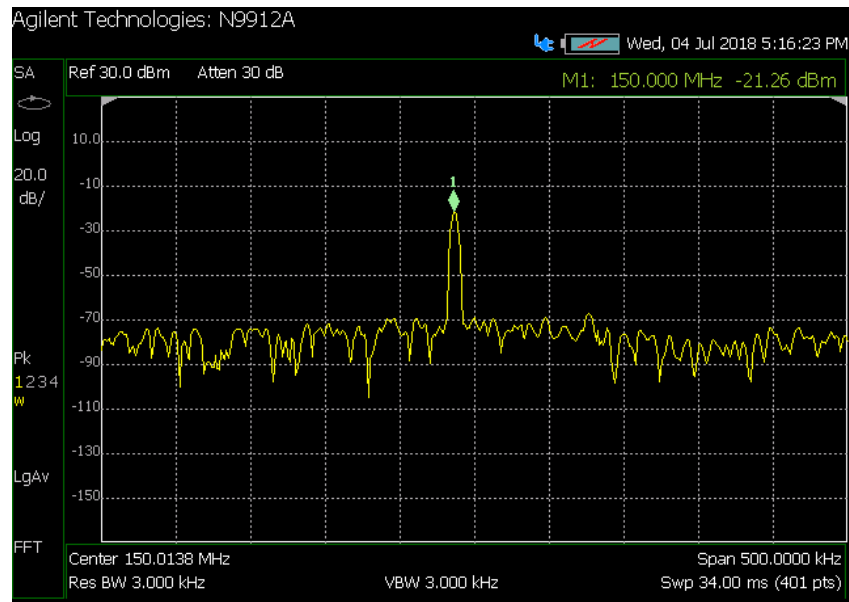


Figura 20. Nivel de potencia de la señal de 150 MHz.

3.10) Etapa de potencia (400 MHz)

Se midió el nivel de potencia a la salida de la etapa de amplificación de la señal de 400 MHz utilizando una atenuación de 23 dB. Se obtuvo la siguiente medición del analizador de espectro (Figura 21).

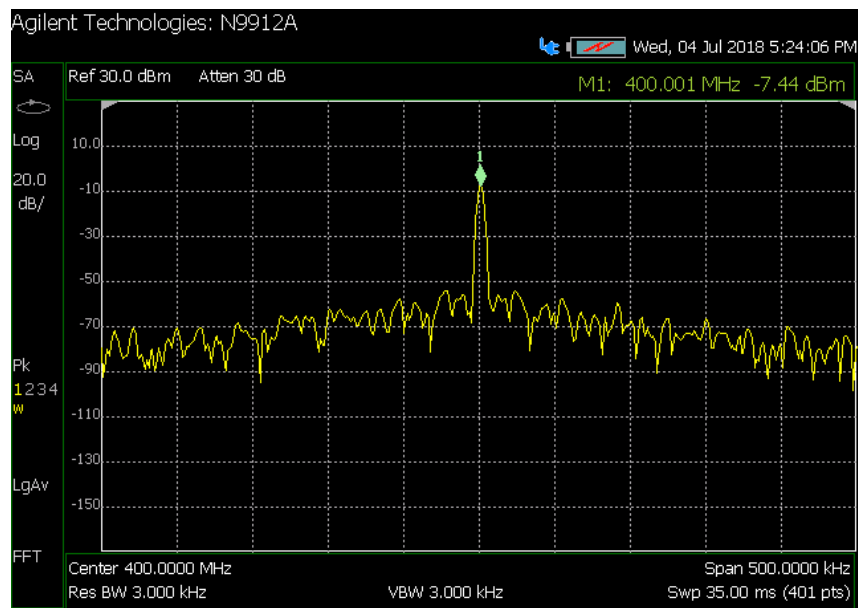


Figura 21. Nivel de potencia de la señal de 400 MHz.